

Patent Abstracts of Japan

PUBLICATION NUMBER : 57099778
 PUBLICATION DATE : 21-06-82

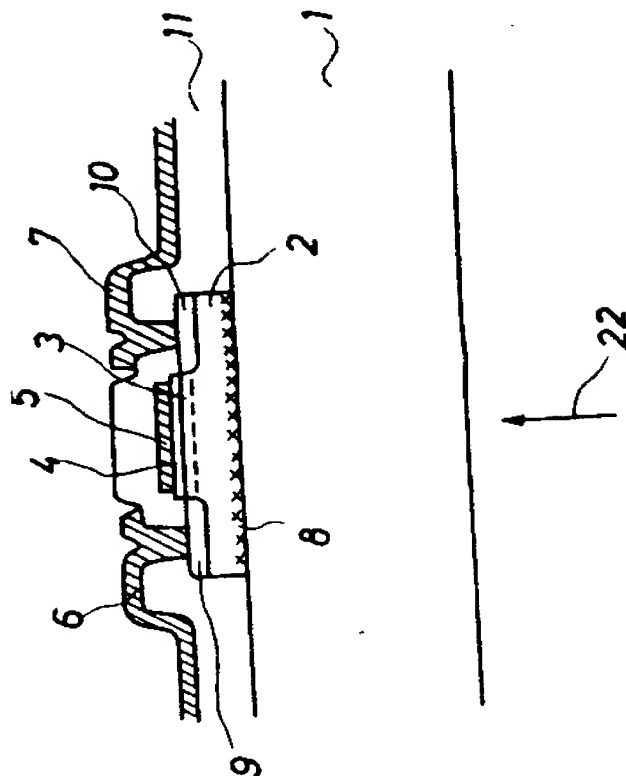
APPLICATION DATE : 12-12-80
 APPLICATION NUMBER : 55175612

APPLICANT : CITIZEN WATCH CO LTD;

INVENTOR : TOGASHI SEIGO;

INT.CL. : H01L 29/78 H01L 29/06

TITLE : THIN-FILM TRANSISTOR



ABSTRACT : PURPOSE: To decrease the variation of the characteristics of the thin-film FET even at the time of optical irradiation by conducting treatment, which increases the center of recombination of optical carriers and the density of a trap, to sections except an active layer of a Si thin-film.

CONSTITUTION: When the poly Si thin-film 2 is formed onto a substrate 1, and irradiated by a N_2 laser 22, intensity is properly controlled and pulsed light is given, the several hundred μ thickness of the surface at the substrate 1 side of the thin-film 2 is melted, and recrystallized. Cooling is fast because pulse width is within 100n sec., crystals recrystallized have small grain size and many defects, and the centers of recombination of the optical carriers and conditions forming the traps are shaped to the surface layer in large numbers. A source 9 and a drain 10 are formed onto the Si layer 2 sufficiently shallowly according to a predetermined method, and the FET is completed. According to this constitution, since the centers of recombination of the carriers and the traps are partially distributed to the surface layer at the substrate side in the FET, the life of the optical carriers generated through optical irradiation from the substrate side decreases remarkably, and the variation of the characteristics of the FET is largely inhibited.

COPYRIGHT: (C)1982,JPO&Japio



⑩ 日本国特許庁 (JP)

⑪ 特許出願公開

⑫ 公開特許公報 (A)

昭57-99778

⑬ Int. Cl.³
H 01 L 29/78
29/06

識別記号
庁内整理番号
7377-5F
7514-5F

⑭ 公開 昭和57年(1982)6月21日

発明の数 1
審査請求 未請求

(全 3 頁)

⑮ 薄膜トランジスタ

ズン時計株式会社技術研究所内

⑯ 特 願 昭55-175612

⑰ 出 願 人 シチズン時計株式会社

⑱ 出 願 昭55(1980)12月12日

東京都新宿区西新宿2丁目1番
1号

⑲ 発 明 者 富樫清吾

⑳ 代 理 人 弁理士 金山敏彦

所沢市大字下富字武野840シチ

明 細 書

1. 発明の名称

薄膜トランジスタ

2. 特許請求の範囲

(1) 基板上に設けられた薄膜半導体を能動領域とする絶縁ゲート型の薄膜トランジスタに於いて、前記薄膜半導体は、光キャリアの再結合中心やトラップの密度を増加させる処理が部分的に施された薄膜半導体である事を特徴とする薄膜トランジスタ。

(2) 薄膜半導体は、光キャリアの再結合中心やトラップの密度を増加させる処理として紫外線照射処理が施された薄膜半導体である事を特徴とする特許請求の範囲第1項記載の薄膜トランジスタ。

(3) 薄膜半導体は光透過性基板に設けられ紫外線照射処理が基板を通して施こされた薄膜半導体である事を特徴とする特許請求の範囲第1項記載の薄膜トランジスタ。

3. 発明の詳細な説明

本発明は光照射時にもトランジスタ特性の変動

が小さい薄膜トランジスタに関する。

基板上に設けられた薄膜半導体を能動領域とする絶縁ゲート型の薄膜トランジスタ (TFT) は大面積、安価で基板の任意性も大きい等の利点から各種応用が提案されている。中でも液晶、EL、EC、発光表示、電気泳動等を用いた表示パネルへの応用が特に有望である。TFTの表示パネルへの応用はB. J. Lechner等によつて提案され (Proc. IEEE vol. 59-11, 1566 (1971)), 各所で研究されている (例えばF. C. Luo等SID 78 DIGEST p. 94)。

表示パネル上に搭載するスイッチング素子としてはTFT以外にも半導体基板によるMOSFET等を利用した例 (National Technical Report vol. 25, 500 (1979)) やZnOバリスタを利用した例 (D. E. Cusileberry et al. SID 80 DIGEST p. 198) がある。しかしSi基板やZnO基板等の様な不透明基板を用いる場合は液晶表示モードの主流であるツイステッド・ネマチックモード (TNモード) 等の如き外部素子 (偏光板、反射板) 等

を前後に配置する表示モードを使用出来ない。更に基板コストも高く、大面積化は難しい。一方 T F T をガラス等の安価な基板上に設けた表示パネルはほとんどどんな表示モードでも使用可能であり、大面積化、低コスト化も容易である。

T F T を透明基板上に設けて使用する場合の最大の問題点は光による特性の変動である。第 1 図は従来の一般的な T F T の構造で、透明基板 1 上に能動領域 3 を含む半導体薄膜 2、ゲート絶縁膜 4、ゲート膜 5、及びソース電極 6、ドレイン電極 7 が形成されているが、光に対しては無防備に近いと言える。電極膜等で能動領域を遮蔽する方法も考えられるが両側からの光を遮蔽する事は、プロセス数の増加、各膜質の不安定化、付加容量の増加等欠点が多い。

本発明は薄膜半導体中の能動領域以外の領域に光キャリアの再結合中心やトラップとなる状態を作成する処理を施す事により、薄膜半導体の光伝導を抑制し、光照射に対しても特性変動の小さなトランジスタ特性を提供するものである。

光強度を適当にしぼるとレーザーからのパルス光により薄膜半導体 2 の基板側の表面層数 100 Å が熔融し再び再結晶化する。パルス巾が 100 ns 以内の冷却速度が速く、再結晶化した結晶は粒径が小さく欠陥の多いものとなり、この表面層には光キャリアの再結合中心やトラップとなる状態が多数形成される。

本実施例では基板側の表面層全面に光キャリアの再結合中心やトラップを形成したが、この表面層のリーク電流がトランジスタ特性を悪化させない様にソース 9、及びドレイン 10 は基板まで達しない程度に十分浅く形成し、ソース電極 6 及びドレイン電極 7 も薄膜半導体の上側から接続している。

本実施例の薄膜トランジスタはキャリアの再結合中心、トラップが基板側の表面層に局部的に分布している為にトランジスタ特性には影響がないが、平均的な再結合中心、トラップの密度が工程 (h) を行なわない場合と比べて多い為に、光照射により生ずる光キャリアのライフタイムは従来例と

特開昭 57-99778(2)

第 2 図は本発明の薄膜トランジスタの一実施例である。本実施例における薄膜トランジスタの製造工程を簡単に説明する。1 は基板であり十分な洗浄と必要に応じて保護膜をコートする工程 (a) が入る。続いて薄膜半導体 2 を基板 1 上に堆積しパタン化する工程 (b)、ゲート絶縁膜 4 を形成しパタン化する工程 (c)、ゲート膜 5 を形成しパタン化する工程 (d)、ソース 9、ドレイン 10 の導電型を制御する工程 (e)、絶縁膜 11 を形成する工程 (f)、ソース電極 6 及びゲート電極 7 を形成する工程 (g)、及び薄膜半導体 2 の基板側の表面層 8 の領域に光キャリアの再結合中心、トラップとなる状態を形成する工程 (h) が行なわれる。

本実施例の薄膜半導体の製造上の特徴は工程 (h) にある。本実施例では薄膜半導体としては CVD 法により形成した多結晶シリコン薄膜を用い、工程 (h) としてはシリコンの吸収係数が十分高く表面から 1000 Å 以内で吸収される紫外光 22 (波長 $\leq 4000 \text{ Å}$) を基板越しに照射した。紫外光源としては窒素レーザー (3371 Å) を用いた。レー

比べて $1/10 \sim 1/100$ となり平均的に励起されている光キャリアの数が減るので、光照射によるトランジスタ特性の変動は大幅に抑制されている。

第 3 図は本発明の他の実施例である。本実施例の製造工程は、基板を用意する工程 (a)、ソース電極 16、ゲート膜 15、ドレイン電極 17 を形成する工程 (b)、ゲート絶縁膜 14 を形成する工程 (c)、薄膜半導体 12 を形成する工程 (d) 及び、薄膜半導体 12 の一部 18、19 に光キャリアの再結合中心、トラップを形成する工程 (e) からなる。本実施例ではゲート膜 15 及びゲート絶縁膜 14 を形成する工程 (b)、(c) を薄膜半導体 12 を形成する工程 (d) の前に行なっている所が前実施例と異なる。工程 (e) では前実施例の如く紫外光照射を用いてもよいが、本実施例ではイオン線 20 を用いている。又前記処理は前実施例の如く全面一様に行つてもよいが、本実施例では部分的に行つている。本実施例では部分処理によつて表面電流によるリークを抑制している。本実施例でも光照射によるトランジスタ特性の変動は、工程 (e) のない場合と比べ

て大巾に低減されている。

以上の実施例から解る様に、本発明の如く光キャリアの寿命を短かくする為の処理が局部的に施された薄膜半導体を用いたTFTは光照射に対しての特性変動が従来例に比べると大きく低減されている。よつて本発明によるTFTは光にさらされて使用する表示パネルに使用しても、従来例の様に誤動作する事が少なく、広い用途で使う事が可能となる。

本発明のTFTを用いた表示パネルは例えば腕時計の如く太陽光下での使用もあり得る携帯用機器の表示として特に有効である。

尚、実施例では光キャリアの再結合中心やトラップを増加させる処理として紫外光照射やイオン線照射を行なつたが、電子線やプラズマ流、分子流による照射、あるいは化学薬品等による化学的手段によつても同様の処理を行なう事が可能である。

又、本発明のTFTに対しても金属膜等の不透明膜による部分的なマスキングは光効果を更に抑

制する上で有効である。

4. 図面の簡単な説明

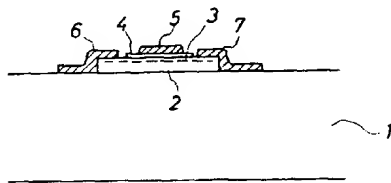
第1図は従来のTFTの一例の断面図、第2図及び第3図は本発明によるTFTのそれぞれ異なる実施例の断面図である。

- 1 ……基板、
- 2、12…薄膜半導体、
- 3、13…能動領域、
- 4、14…ゲート絶縁膜、
- 5、15…ゲート膜、
- 6、16…ソース電極、
- 7、17…ドレイン電極、
- 8、18…光キャリアの再結合中心やトラップの密度を増加させる処理が施されている領域、
- 20 ……紫外線、
- 22 ……イオン線。

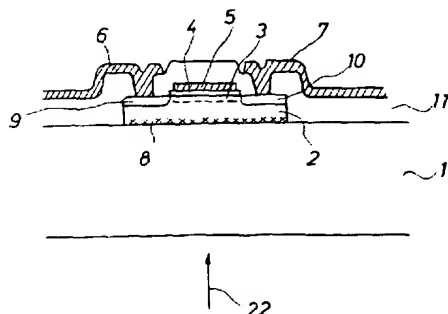
特 許 出 願 人 シチズン時計株式会社

代理人 井理士 金 山 敏 彦

第1図



第2図



第3図

